

## Projektvorschlag Electronics & Drives

### Entwicklung eines Full-Custom Gatetreiber-ICs für schnelle GaN-Leistungsschalter

Stand: Februar 2023

---

Schlagwörter: Full-Custom, Microchip, Layout, Gallium-Nitrid, Gatetreiber, Teamprojekt

---

Zielgruppe: **Masterstudierende** des Studiengangs **Leistungs- und Mikroelektronik** und verwandte Studiengänge

---

## 1 Problemstellung

Gallium-Nitrid (GaN) Leistungsschalter eröffnen durch die Charakteristika der Wide-Bandgap-Halbleiter neue Möglichkeiten in der Leistungselektronik. Schnell taktende Leistungswandler für die Energiewende oder in der elektromobilen Antriebstechnik mit höherer Leistungsdichte und geringeren Verlusten werden somit denkbar. Für die neuartigen Anwendungen mit GaN-Schaltern müssen diese von genauso leistungsfähigen Gatetreibern angesteuert werden, die die Performance der GaN-Bauelemente erst ermöglichen.

Der Markt für Gatetreiber, die mit den neuartigen und schnell schaltenden GaN-Bauelementen kompatibel sind, ist Stand Februar 2023 überschaubar. Die wenigsten Angebote der Hersteller erfüllen die Anforderungen an einen Gatetreiber für GaN-Bauteile vollständig. Ein Gatetreiber muss zur Umladung der Gate-Kapazität des Leistungsschalters innerhalb weniger Nanosekunden hohe Spitzenströme liefern können. Die Spannung am Gate muss aufgrund der Empfindlichkeit der GaN-Elemente sehr genau überwacht und gegebenenfalls sogar geregelt werden. Zur Erhöhung der Störresistenz sollte der Gatetreiber über separat beschaltbare Gatewiderstände für den Ein- und Ausschaltvorgang, sowie differenzielle Eingangssignale verfügen. Zur Reduktion der parasitären Einflüsse, sollte eine Montage in Flip-Chip-Technologie angestrebt werden.

Im vorliegenden Projektvorschlag soll daher ein institutseigener Gatetreiber-IC mit Full-Custom-Elementen vom Systemdesign über die Umsetzung, Simulation und messtechnische Verifikation entwickelt werden. Das Ziel ist ein Gatetreiber mit zu definierendem Funktionsumfang, der für die Ansteuerung schnell schaltender HV-Leistungs-GaN-Halbleiterschalter geeignet ist. Aufgrund des Umfangs des vorgeschlagenen Projektes, ist eine Bearbeitung beispielsweise als Studienarbeit mit Fortsetzung in der Masterarbeit, sowie die Bearbeitung als Projektteam denkbar. Eine detaillierte Planung erfolgt bei Interesse mit dem Betreuerteam. Die Arbeit wird am Lehr- und Forschungszentrum Electronics & Drives in Rommelsbach durchgeführt.

Geplante Betreuer und Ansprechpartner bei Interesse oder Fragen:  
Philipp Czerwenka, [philipp.czerwenka@reutlingen-university.de](mailto:philipp.czerwenka@reutlingen-university.de), R1-003  
Jannik Maier, [jannik.maier@reutlingen-university.de](mailto:jannik.maier@reutlingen-university.de), R1-003  
Prof. Dr.-Ing. Eckhard Hennig, [eckhard.hennig@reutlingen-university.de](mailto:eckhard.hennig@reutlingen-university.de), 4-305  
Prof. Dr.-Ing. Ertugrul Sönmez, [ertugurl.soenmez@reutlingen-university.de](mailto:ertugurl.soenmez@reutlingen-university.de), 4-213  
Prof. Dr.-Ing. Gernot Schullerus, [gernot.schullerus@reutlingen-university.de](mailto:gernot.schullerus@reutlingen-university.de), 4-112

---

## 2 Mögliche Aufgaben

- Literaturrecherche zu integrierten Full-Custom Impulstreibern zur Gateansteuerung mit Prozessauswahl
- Erstellung einer Gatetreiber-IC-Systemarchitektur mit Definition des Funktionsumfangs in Absprache mit dem Betreuerteam
- Einarbeitung und Erstellung eines Projektes für die Chipentwicklung in Cadence Virtuoso
- Entwicklung und Simulation der benötigten Full-Custom IP Blöcke
- Erstellung der Schaltplanhierarchie mit Top-Level-Simulation
- Layout der Schaltungsblöcke, Verdrahtung und Parasitenextraktion zur finalen Verifikation
- Tapeout des umgesetzten Designs auf einem Multi-Project-Run des Projektpraktiums
- Design, Auslegung und Aufbau eines Demonstrators für den IC in Altium Designer
- Messtechnische Analyse und Verifikation des Designs in den Laboren des E&D
- Möglichkeit zur Einreichung eines wissenschaftlichen Artikels mit Präsentationsbeitrag auf dem Workshop der MPC-Gruppe
- Dokumentation des Projektes in Form eines Datenblattes und/oder einer Master-Thesis