

Themenvorschlag Electronics & Drives Abschlussarbeit

Aufbau und Verifikation eines automatisierten Leiterplatten-Bestückautomaten

Stand: Dezember 2022

Schlagwörter: Leiterplatten, PCB, Bestückung, Fertigung, Verifikation, Teststrukturen

Zielgruppe: **Bachelorstudierende** des Studiengangs **Mechatronik** und verwandte Studiengänge

1 Problemstellung

Leiterplattentechnik ist ein globaler Wachstumsmarkt und mit einem Gesamtmarktwert über 70 Mrd. USD (EE Times Europe, 2021) eine der am weitest verbreiteten Aufbau- und Verbindungstechniken für Elektronik. Vernetzte Fahrzeuge, Digitalisierung, drahtlose Technologien und Fortschritte in den Designwerkzeugen sorgen dafür, dass die Leiterplatte auch in den kommenden Jahren weiter an Beliebtheit gewinnen wird.

Die Leiterplatte ist eine hochkomplexe Verbindungstechnologie, bei der die Fertigungsparameter Einfluss auf die Funktion des Produktes haben. Eine Analyse der Fähigkeiten und Grenzen eines Leiterplattenherstellungsprozesses ist für den Layoutentwickler eine unerlässliche Voraussetzung. Im Prototypenbau ist die Komponentenplatzierung der aufwändigste Schritt bei der Endfertigung des elektronischen Systems. Unter Berücksichtigung der Leiterplattenparameter kann diese Bestückung (Pick & Place) auch automatisiert mit einem speziellen rechnergesteuerten Bestücker erfolgen.

In der vorliegenden Bachelor-Thesis soll daher ein rechnergestütztes Open-Source Bestückungssystem am Lehr- und Forschungszentrum Electronics & Drives aufgebaut und eingeführt werden. Die Arbeit umfasst dabei auch die Softwareentwicklung zum Aufbau einer Toolchain, sodass automatisiert aus Fertigungsdaten die vorhandenen bestückbaren Bauteile abgeleitet und platziert werden. Zur Verifikation soll dabei der gesamte Fertigungsprozess einer beispielhaften Leiterplatte nachvollzogen und in einem Benutzerhandbuch dokumentiert werden. Dazu ist eine Leiterplattenentwicklung notwendig, deren Ziel eine Platine mit Teststrukturen zur Charakterisierung des Leiterplattenfertigungsprozesses sein soll. Die Arbeit wird am E&D in Rommelsbach durchgeführt. Die Bearbeitungszeit beträgt 6 Monate.

Geplanter Betreuer und Ansprechpartner bei Interesse oder Fragen:

Jannik Maier, jannik.maier@reutlingen-university.de, R1-003

Philipp Czerwenka, philipp.czerwenka@reutlingen-university.de, R1-003

Prof. Dr.-Ing. Gernot Schullerus, gernot.schullerus@reutlingen-university.de, 4-112

2 Mögliche Aufgaben

- Literaturrecherche zu Leiterplattenparametern und deren Verifikation
- Definition von Teststrukturen zur Charakterisierung von Leiterplattenproduktionsprozessen und Festlegung des Entscheidungskriteriums
- Aufbau und Einrichtung eines ausgewählten Open-Source Pick & Place Bestückungsautomaten
- Aufbau einer Toolchain zur Ableitung des Bestückungsprogrammes aus den Layoutdaten und Dokumentation in einem Benutzerhandbuch
- Design, Auslegung und Aufbau eines Layouts von Teststrukturen zur Charakterisierung des Leiterplattenprozesses und der automatischen Bestückung
- Optische und Messtechnische Analyse der Güte der Teststrukturen und Lötverbindungen in den Laboren des E&D sowie Ableitung der minimalen Prozessparameter
- Dokumentation der Literaturrecherche, theoretischer und praktischer Analysen in Form einer Bachelor-Thesis